

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

PAT-NO: JP408236938A

DOCUMENT-IDENTIFIER: JP 08236938 A

TITLE: MULTILAYERED COPPER-GLASS-CERAMIC  
WIRING BOARD WITH INPUT-OUTPUT PIN, MANUFACTURE OF THE  
BOARD, AND STRUCTURE BODY FOR MOUNTING THE BOARD

PUBN-DATE: September 13, 1996

INVENTOR-INFORMATION:

NAME

INOUE, TAKASHI

ANDO, SETSUO

WATABE, TAKAYOSHI

SHIGI, HIDETAKA

SATO, RYOHEI

ANDO, AKIHIRO

KAWAI, MICHIFUMI

OKAMOTO, MASAhide

OTA, TOSHIHIKO

YABUSHITA, AKIRA

KOBAYASHI, FUMIYUKI

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

COUNTRY

N/A

APPL-NO: JP07039666

APPL-DATE: February 28, 1995

INT-CL (IPC): H05K003/46, H05K001/18 , H05K003/24 ,  
H05K003/34

ABSTRACT:

PURPOSE: To manufacture a multilayered copper-glass-ceramic wiring board provided with an output pin joining section having a sufficiently high strength at a low cost through a simple process by forming electrodes for connecting input-output pins of a thick copper pad or thick copper alloy pad.

CONSTITUTION: The multilayered glass-ceramic wiring board part 111 of a multilayered copper-glass-ceramic wiring board is provided with internal-layer wiring conductors 112 led to a thick pad 114 for connecting input-output pins on the rear surface of the wiring board and also to the surface of the wiring board and is composed of a glass-ceramic material. The conductors 112 and pad 114 are formed of pure copper or a copper alloy, such as a copper-titanium alloy, copper-zirconium alloy, etc. A doughnut-like cover coat 115 composed of the same glass-ceramic material is formed on the outer periphery of the pad 114. Therefore, highly reliable input-output pin connection can be realized by absorbing and relieving the residual stress at the brazed section of the output-input pins 121 by utilizing the elasticity and plastic deformability of the pad 114.

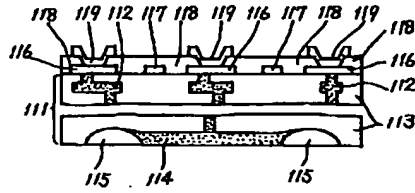
See Fig 1-4

COPYRIGHT: (C)1996,JPO

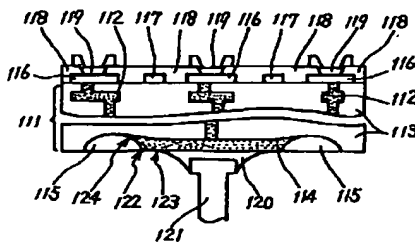
【図1】

図 1

(a)



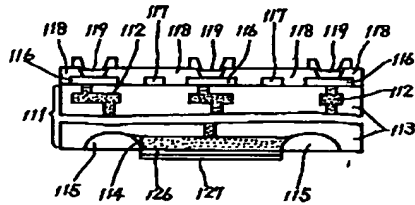
(b)



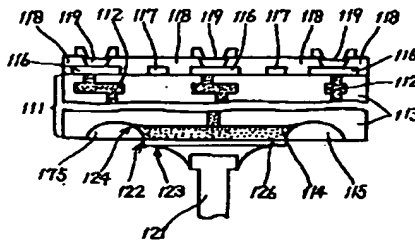
【図3】

図 3

(a)



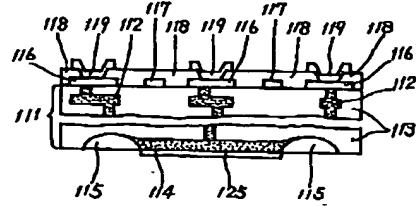
(b)



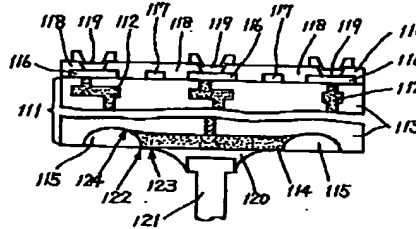
【図2】

図 2

(a)



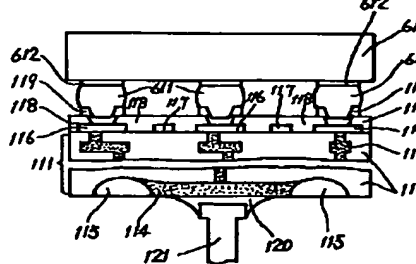
(b)



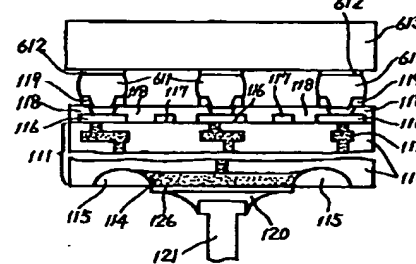
【図6】

図 6

(a)

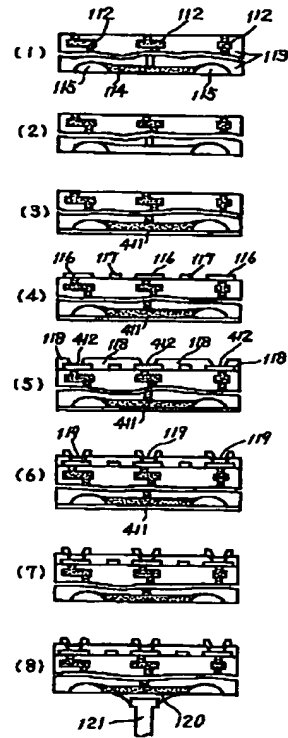


(b)

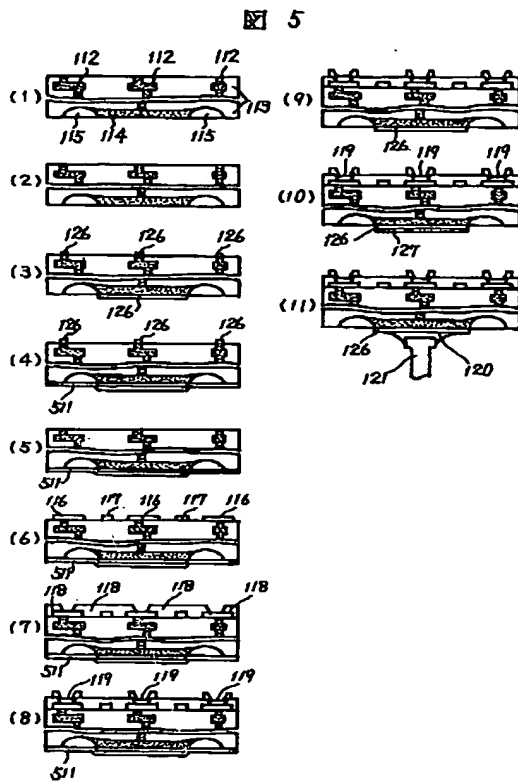


【図4】

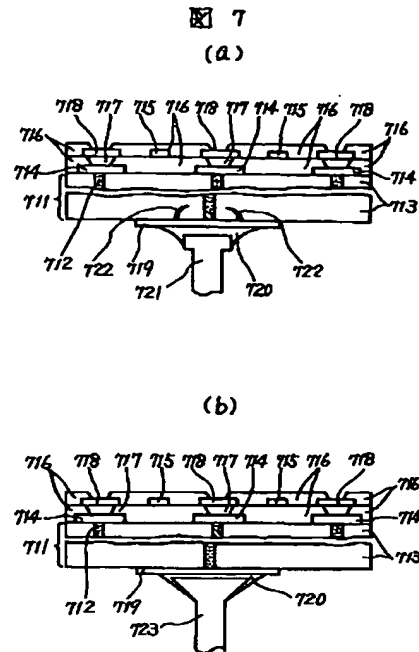
図 4



【図5】



【図7】



フロントページの続き

(51)Int.Cl. <sup>6</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 05 K 3/34	5 0 1	7128-4E	H 05 K 3/34	5 0 1 F
(72)発明者 志儀 英孝			(72)発明者 岡本 正英	
神奈川県横浜市戸塚区吉田町292番地株式			神奈川県横浜市戸塚区吉田町292番地株式	
会社日立製作所生産技術研究所内			会社日立製作所生産技術研究所内	
(72)発明者 佐藤 了平			(72)発明者 太田 敏彦	
神奈川県横浜市戸塚区吉田町292番地株式			神奈川県秦野市堀山下1番地 株式会社日	
会社日立製作所生産技術研究所内			立製作所汎用コンピュータ事業部内	
(72)発明者 安藤 昭博			(72)発明者 薮下 明	
神奈川県横浜市戸塚区吉田町292番地株式			神奈川県横浜市戸塚区吉田町292番地株式	
会社日立製作所生産技術研究所内			会社日立製作所生産技術研究所内	
(72)発明者 河合 通文			(72)発明者 小林 二三幸	
神奈川県横浜市戸塚区吉田町292番地株式			神奈川県秦野市堀山下1番地 株式会社日	
会社日立製作所生産技術研究所内			立製作所汎用コンピュータ事業部内	

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-236938

(43)公開日 平成8年(1996)9月13日

(51)IntCl <sup>a</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46		6921-4E	H 0 5 K 3/46	S
		6921-4E		N
		6921-4E		Q
1/18			1/18	G
3/24		7511-4E	3/24	A
審査請求 未請求 請求項の数10 O L (全 11 頁) 最終頁に続く				

(21)出願番号 特願平7-39666

(22)出願日 平成7年(1995)2月28日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 井上 隆史

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(72)発明者 安藤 節夫

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(72)発明者 渡部 隆好

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所生産技術研究所内

(74)代理人 弁理士 小川 勝男

最終頁に続く

(54)【発明の名称】 入出力ピン付き銅ガラスセラミック多層配線基板、入出力ピン付き銅ガラスセラミック多層配線基板の製造方法、および入出力ピン付き銅ガラスセラミック多層配線基板実装構造体

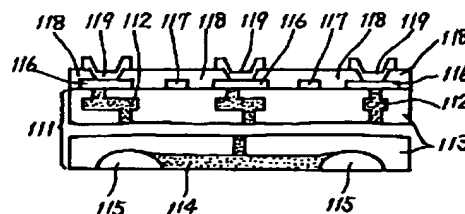
(57)【要約】 (修正有)

図 1

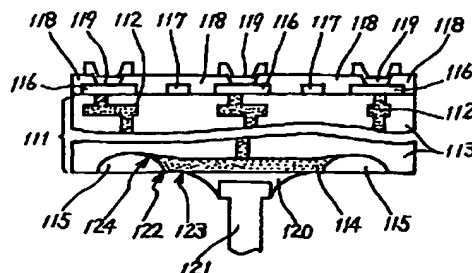
(a)

【目的】多数の半導体素子を実装することができ、入出力ピン接合部を持つ銅ガラスセラミック多層配線基板の製造方法と実装構造体を提供する。

【構成】表面には電子デバイス部品を搭載・接続するための薄膜回路パターン及び接続用薄膜電極パッドを有し、裏面にはろう付けによって入出力ピンが設けられ、接続用薄膜電極パッドは密着金属層/接合金属層/表面保護層の3層構造からなる積層金属膜からなり、密着金属層はクロムまたはチタンであり、接合金属層は銅、ニッケル、ニッケルと銅との合金またはニッケルとタングステンとの合金からなるものである。表面保護層は金であり、入出力ピンの接続用電極が厚膜銅パッドまたは厚膜銅合金パッドである。



(b)



## 【特許請求の範囲】

【請求項1】表面には電子デバイス部品を搭載・接続するための薄膜回路パターン及び接続用薄膜電極パッドを有し、裏面にはろう付けによって入出力ピンが設けられた入出力ピン付き銅ガラスセラミック多層配線基板において、

前記接続用薄膜電極パッドは密着金属層／接合金属層／表面保護層の3層構造からなる積層金属膜からなり、前記密着金属層はクロムまたはチタンであり、前記接合金属層は銅、ニッケル、ニッケルと銅との合金、ニッケルとタングステンとの合金のなかから選ばれた少なくとも1種類であり、前記表面保護層は金であり、前記入出力ピンの接続用電極が厚膜銅パッドまたは厚膜銅合金パッドであることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板。

【請求項2】請求項1記載の入出力ピン付き銅ガラスセラミック多層配線基板において、銅ガラスセラミック多層配線部の配線材料がCuまたはCu-Ti合金またはCu-Zr合金からなり、ガラスセラミック材料が硼珪酸ガラス、ムライト、アルミナを主成分とするガラスセラミックからなり、同時焼結体基板であることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板。

【請求項3】請求項1記載の入出力ピン付き銅ガラスセラミック多層配線基板において、前記厚膜銅パッドの表面は金めっきされたものであることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板。

【請求項4】請求項1記載の入出力ピン付き銅ガラスセラミック多層配線基板において、前記厚膜銅パッドの表面にニッケル-ボロン合金、ニッケル-リン合金またはニッケル-コバルト合金のうちのいずれかより選ばれたニッケル合金めっき膜と金めっきとの積層膜を有することを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板。

【請求項5】請求項1記載の入出力ピン付き銅ガラスセラミック多層配線基板において、入出力ピンのろう付けに用いるろう材はAu-Sn合金、Au-Ge合金、Sn-Ag合金、Sn-Pb合金のうちのいずれかからなることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板。

【請求項6】入出力ピン付き銅ガラスセラミック多層配線基板を製造するプロセスにおいて、基板表面の該薄膜回路パターンおよび接続用薄膜電極パッドを形成する工程の間中、該基板裏面側を耐熱・耐薬品性の有機樹脂保護皮膜で保護しておき、該表面薄膜回路パターンおよび接続用薄膜電極パッド形成工程完了後に該有機樹脂保護皮膜を除去した後、露出した基板裏面電極に入出力ピンをろう付けすることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板の製造方法。

【請求項7】入出力ピン付き銅ガラスセラミック多層配

線基板の製造方法において、

基板表面の該薄膜回路パターンおよび接続用薄膜電極パッドを形成する工程の間中、該基板裏面側を耐熱・耐薬品性の有機樹脂保護皮膜で保護しておき、該表面薄膜回路パターンおよび接続用薄膜電極パッド形成工程完了後に該有機樹脂保護皮膜を除去した後、露出した該裏面厚膜銅パッドの表面に金めっきを施し、引き続きこのパッドに入出力ピンをろう付けすることによってなる入出力ピン付き銅ガラスセラミック多層配線基板の製造方法。

10 【請求項8】入出力ピン付き銅ガラスセラミック多層配線基板の製造方法において、

裏面厚膜銅パッド付きの銅ガラスセラミック多層配線基板の表裏面の厚膜銅露出部にニッケル-ボロン合金、ニッケル-リン合金またはニッケル-コバルト合金の内のいずれかより選ばれたニッケル合金めっきを施し、基板裏面側を耐熱・耐薬品性の有機樹脂保護皮膜で保護し、基板表面側の薄膜回路パターンおよび薄膜電極パッド形成し、基板裏面の該有機樹脂保護皮膜を除去し、露出したニッケル合金めっき付き裏面厚膜銅パッド表面に金め

20 っきを施し、該ニッケル合金めっきおよび金めっき付き裏面厚膜銅パッドに入出力ピンをろう付けすることを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板の製造方法。

【請求項9】表面には電子デバイス部品を搭載・接続するための薄膜回路パターン及び接続用薄膜電極パッドを有し、裏面にはろう付けによって入出力ピンが設けられた入出力ピン付き銅ガラスセラミック多層配線基板実装構造体において、前記薄膜電極パッドが密着金属層／接合金属層／表面保護層の3層構造からなる積層金属膜からなり、前記密着金属層はクロムまたはチタンであり、前記接合金属層は銅、ニッケル、ニッケルと銅との合金、ニッケルとタングステンとの合金のなかから選ばれた少なくとも1種類であり、前記表面保護層は金であり、前記入出力ピンの接続用電極が厚膜銅パッドまたは厚膜銅合金パッドであり、入出力ピン付き銅ガラスセラミック多層配線基板の表面には該接続用薄膜電極パッドを介して半導体集積回路をはんだ接続により構成されたことを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板実装構造体。

30 【請求項10】表面には電子デバイス部品を搭載・接続するための薄膜回路パターン及び接続用薄膜電極パッドを有し、裏面にはろう付けによって入出力ピンが設けられた入出力ピン付き銅ガラスセラミック多層配線基板実装構造体において、

前記薄膜電極パッドが密着金属層／接合金属層／表面保護層の3層構造からなる積層金属膜からなり、前記密着金属層はクロムまたはチタンであり、前記接合金属層は銅、ニッケル、ニッケルと銅との合金、ニッケルとタングステンとの合金のなかから選ばれた少なくとも1種類

であり、前記表面保護層は金であり、前記入出力ピンの接続用電極が表面にニッケル-ボロン合金、ニッケル-リン合金またはニッケル-コバルト合金のうちのいずれかより選ばれたニッケル合金めっき膜と金めっきの積層膜を有する厚膜銅パッドまたは厚膜銅合金パッドであり、入出力ピン付き銅ガラスセラミック多層配線基板の表面には該接続用薄膜電極パッドを介して半導体集積回路をはんだ接続により構成されたことを特徴とする入出力ピン付き銅ガラスセラミック多層配線基板実装構造体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、配線導体を内蔵し、それが表面および裏面に電気的に導通された入出力ピン付き銅ガラスセラミック多層配線基板、入出力ピン付き銅ガラスセラミック多層配線基板の製造方法、および入出力ピン付き銅ガラスセラミック多層配線基板実装構造体であり、特に微小はんだ接続に好適な微細接続電極を備えた入出力ピン付きセラミック多層配線基板に関する。

【0002】

【従来の技術】従来、LSIデバイスシステムの処理能力の高度化にともない、LSIは多ピン化し、また信号の立ち上がり・立ち下がり速度が益々速くなって、信号伝送回路に高速性能が要求されてきた。これらの要求に答えるため、例えば大形コンピュータやスーパーコンピュータに代表される超高速システムにおいては、シングルチップパッケージをプリント回路基板に実装する形態を脱却し、セラミック-金属導体からなる多層同時焼結基板(セラミック多層基板)を実装基板に用いたマルチチップ実装が主流となっていた。

【0003】標記セラミック多層基板の性能向上(配線収容能力向上)のためには、導体配線の微細化が不可欠であるが、そのためには低抵抗導体の採用が必須である。即ち、従来配線導体の主流であったタングステンやモリブデンなどの高抵抗高融点金属に代って、銅配線を用いたセラミック多層基板が実用化されている(例えば、R.R.Tummala他、"Packaging technology for IBM's latest mainframe computers (S390/ES9000)," in Proceedings of 41st Electronic Components and Technology Conf., May 1991, pp682-687)。しかし銅配線を使うためには、銅の融点が高いので誘電体材料としては従来の高融点セラミックをそのまま使用することが出来ず、比較的融点の低いガラスセラミック材料を用いるのが主流である。ガラスセラミック材料では、補強の目的で少量のセラミックフィラーが含有されているが、その組成の大部分を強度の低いガラス成分が占め、アルミナ、ムライトなど従来のセラミック材料に比べ強度が低い。そこで、銅-ガラスセラミック多層基板を実装に用いるに当っては、特に基板に対して出来るだけ力学的な負荷をかけないようにする配慮が、信頼性確保の観点から重要で

ある。例えば、多数の入出力ピンを基板裏面の接続電極にろう付けする際に、該ろう付け部の残留応力を出来るだけ低減するための工夫が、特開昭63-116379号公報および、D.Y.Shih他による"Designs of low stress I/O pin attach structures" IEEE Transactions on Components, Hybrids, and Manufacturing Technology, Vol. 15, No. 2, 369-377, May 1992に開示されている。これら公知例を図7の(a)および図7の(b)を用いて説明する。まず図7の(a)は、従来のアルミナベース多層配線基板に用いられた形状の入出力ピン(平坦縁部ピン)を銅-ガラスセラミック基板にろう付けした状態を示す。ここで、ろう付けは大部分ガラスセラミック表面に形成された蒸着金属薄膜電極(719)に対して行なわれている。従って、ろう付け部の残留応力(ろう材の硬化収縮応力、熱応力が主因)やピンの挿抜による負荷は、全てガラスセラミック部分にかかる。このため、応力集中の甚だしいろう材フィレット部(720)の真下のガラスセラミック内にクラック(722)が発生するとの記述がある。この現象は、類似のピン付け構造で我々の実験においても同様に発生した。そこで特開昭63-116379号公報では、この問題を解決するために、まず図7の(b)の723に示すようにピンヘッドの形状を45°テーパ形状とすることによりろう材によって形成されたフィレット形状無くするとともにろう材の絶対量を低減することでろう付け部の残留応力を大幅に低減する方法が開示されている。また該蒸着金属薄膜電極(719)の構成を、Ti/Cu/Ti/AuやTi/Al/Ti/Au等の積層構造とし、ここでCu、Alを応力緩和層(クッション層)として利用した。これらの対策により上記応力起因の基板クラックを無くしている。

【0004】しかし、上記の方法では、1)複雑な構成の入出力ピン接続用電極をスパッタリング等の真空蒸着とホトリソ工程による薄膜工程で形成する、2)製作に手間のかかるテーパヘッド形状入出力ピンを用いるなど工程が複雑でコストが高くなる点が考慮されていない。

【0005】

【発明が解決しようとする課題】本発明は、従来のセラミック多層基板に比べ比較的強度の低い銅-ガラスセラミック多層配線基板をベースに、多数の半導体素子を信頼性高く実装でき、かつ十分の強度と信頼性を備えた入出力ピン接合部からなる、入出力ピン付き銅-ガラスセラミック多層配線基板を製造するにあたり、上記従来技術において述べたような複雑な工程やコストの高い入出力ピン部品を使わずに出来るだけ単純な工程で安価に製造すること、またこの製造方法により安価でかつ高い信頼性の実装構造体を実現することを目的とする。

【0006】

【課題を解決するための手段】本発明においては、まずセラミック多層配線基板の裏面の入出力ピン接続用電極



5

を従来技術のようにセラミック表面に形成するのではなく、厚膜銅パッドまたは厚膜銅合金パッドそのものを入出力ピン接続用電極とする。すなわち、上述したろう付けの負荷(ろう材硬化収縮による残留応力、入出力ピン挿抜時の機械力等)を強度の低いガラスセラミックの表面にはほとんどかけず、その代りにこの負荷を銅または銅合金からなる厚膜パッドに受け持たせる。これは銅または銅合金そのものが弾性変形能および塑性変形能にすぐれるため、上記ろう付けの負荷を十分に緩和吸収し、信頼性の高い入出力ピン接合を達成できる可能性がある

と判断したことに基づく発想である。そこで実際に、厚膜銅パッドまたは厚膜銅合金パッドを基板裏面に形成し、この厚膜パッドに入出力ピンをろう付けしたところ、ろう付け部は必要な引っ張り強度と信頼性の両方を十分に満足することを見出したものである。

【0007】まず出発のセラミック多層配線基板の製作は、スルホールや内層配線を銅または銅合金の微粉末からなる導体ペーストにより印刷形成したグリーンシートを積層圧着し、次いで電気炉で焼結させる同時焼結法により行うが、この際、基板裏面側の最外層に、入出力ピン接続に必要な外形寸法の厚膜銅パッドまたは厚膜銅合金パッドを同じ印刷法により形成すればよい。さらに、ろう付け部の応力集中を緩和するため、この厚膜銅パッドまたは銅合金パッドの外周部に、ガラスセラミック材料のみからなるドーナツ形状のカバーコートを実施することにより、入出力ピン接合部の信頼性を一層強化することが出来た。これは、入出力ピンの引っ張り試験の際に、カバーコートの無い場合には剥き出しの厚膜パッドの最外周端部にろう付け部の応力が集中し、最外周端部を起点として、パッドの剥がれ現象が発生する場合があったが、上記ドーナツ状のカバーコートのパターンを厚膜パッドパターン外周部に重ねて印刷することにより、応力集中点が厚膜パッド内部に移動したためである。すなわち、該カバーコートの設置により、入出力ピンの引っ張り試験結果において、上記厚膜パッド剥がれ現象は皆無となり、常に入出力ピン破断となった。

【0008】なお、銅または銅合金からなる厚膜パッドの表面はそのまま直接入出力ピンのろう付けに用いてもよいが、必要に応じて適当なめっき膜を形成した後に入出力ピンのろう付けを行っても良い。すなわち、ろう材の濡れ性確保や耐腐食性確保の観点からは、厚膜パッドの表面に金めっき膜や、ニッケル合金めっき膜/金めっき膜からなる積層膜を形成することが望ましい。ここで、ニッケル合金めっき膜としては、ニッケル-ポロニウム合金、ニッケル-リン合金またはニッケル-コバルト合金が有効であった。すなわち、これらのめっき膜を厚膜パッド表面に形成することにより、ろう材の濡れ性を安定化し、あるいは接続部の耐腐食性をより増強することができた。

【0009】一方、該セラミック多層配線基板の表面に

6

は多数の半導体素子を高密度に実装するが、単位面積当りの接続端子数(ピン数)が膨大であるため、接続方式としては、半導体素子上のエリヤアレイ状の接続電極とセラミック多層配線基板表面の同一パターンの接続電極を互に対向させ、各電極対の間を微小はんだボールで接続させる、C4(Controlled Collapse Chip Connection)方式が必須である。このように構成されたマルチチップモジュールにおいては、システムの論理変更や故障半導体素子の付け替えのためのリワークが必須であり、この時のはんだリフローの際の溶融はんだと接続電極の反応により接続電極材料が膜減りする「はんだ食われ」が発生する。したがって必要な回数のはんだリフローに耐える接続電極の採用が要件となる。本発明では、セラミック多層配線基板表面の接続用電極パッドを密着金属層/接合金金属層/表面保護層の3層構造とし、該密着金属層としてクロムまたはチタンを用い、該接合金金属層として銅、ニッケル、ニッケルと銅との合金、ニッケルとタングステンとの合金のなかから選ばれた少なくとも1種類の材料を用い、表面保護層としては金を用いることにより、十分のリフロー耐性と接続信頼性を持つ接続用電極パッドを確立できた。

【0010】

【作用】以上に述べたように、本発明においては、1)セラミック多層配線基板裏面側の厚膜銅パッドまたは厚膜銅合金パッドを入出力ピン接続用電極に用いることで、該厚膜銅パッドまたは厚膜銅合金パッドの弾性変形能および塑性変形能を利用して入出力ピンろう付け部の残留応力を緩和吸収し、高い信頼性の入出力ピン接続を実現し、また、2)該セラミック多層配線基板表面側のエリヤアレイ状に配列された半導体素子接続用電極パッドを密着金属層/接合金金属層/表面保護層の3層構造とし、該密着金属層としてクロムまたはチタンを用い、該接合金金属層として銅、ニッケル、ニッケルと銅との合金、ニッケルとタングステンとの合金のなかから選ばれた少なくとも1種類の材料を用い、表面保護層としては金を用いることで、十分のリフロー耐性と接続信頼性を持つ接続用電極パッドを得る。

【0011】

【実施例】以下に本発明の実施例につき、図面を用いて詳細に説明する。

【0012】(実施例1)まず、本発明に係るセラミック多層配線基板および入出力ピン付きセラミック多層配線基板について、図1の(a)から図3の(b)に示す実施例に基づいて説明する。

【0013】即ち、図1の(a)は、基板裏面に入出力ピン接続用の厚膜パッドを、また基板表面に半導体素子等の接続用薄膜電極パッドおよび薄膜配線層を持つガラスセラミック多層配線基板の主要断面構造図である。ここで、ガラスセラミック多層配線基板部分111は、裏面

50

にも導かれた内層配線導体112を有し、珪酸ガラス、ムライトおよびアルミナを主成分とするガラスセラミックで形成されたものである。また内層配線導体112および厚膜パッド114は、純銅、または銅-チタン、銅-ジルコニウム等の銅合金により形成されている。さらに特徴的なことは、入出力ピン接続用の該厚膜パッドの外周部に同じガラスセラミック材料からなるドーナツ形状のカバーコート115を形成してあることである。さて、該厚膜パッドの厚さは、セラミック基板の焼結工程、ろう付け工程の熱処理に伴う熱応力の低減を配慮すれば、ろう付け時のろうによる食われ量(厚さ)を十分に賄える限度の範囲で、出来るだけ薄い方が有利である。さらに、銅または銅合金パッドの印刷工程側の条件も考慮すると、焼結後の厚膜パッドの厚さは5-30 $\mu\text{m}$ の範囲が最適となる。また厚膜パッドは円形状であるが、その外径は、ピンの接続ピッチ、入出力ピンの引張強度の仕様、後述するピンのサイズ等と関連して決定される。本実施例における厚膜パッド径は800-1600 $\mu\text{m}$ の範囲のものである。さらに、該カバーコートは後述するように、ろう付け部の応力集中緩和のために有効であるが、そのサイズは応力集中緩和効果の観点から最適値範囲を決め、さらに入出力ピンの接続ピッチ、印刷精度などの限定考慮して設定した。カバーコート断面は図1の(b)のようにほぼ半長楕円形であり、その長軸が幅、短軸の半分が厚さに対応する。本実施例においては、カバーコート幅50-150 $\mu\text{m}$ 、同厚さ20-100 $\mu\text{m}$ の範囲を用いた。

【0014】このガラスセラミック多層配線基板の上には、表面に導かれた配線導体112と接続された薄膜回路パターンとして、薄膜整合パッド116や薄膜配線117などが形成されており、さらにポリイミド系樹脂などの有機材料からなる層間絶縁膜118が形成され、最表面にははんだ接続用薄膜電極パッド119がエリヤアレイ状に設置されている。薄膜整合パッドは、ホトリソグラフィにより高い位置精度ならびにパターンサイズ精度で形成される薄膜回路パターンと、印刷精度バラツキならびに焼結収縮バラツキ等が原因でどうしても設計位置からずれる傾向にある厚膜回路パターンとの接続を確保するために設置される。薄膜配線117および薄膜整合パッド116は、電気特性とガラスセラミック表面や層間絶縁材料との密着力確保の観点から、クロム/銅/クロム、またはチタン/銅/チタン構成からなる積層金属薄膜をもちいる。クロムまたはチタンが銅配線とガラスセラミック表面や層間絶縁材料との密着層となる。ここでクロムまたはチタンからなる密着層は膜応力の観点から必要最低限の厚さが望ましく、本実施例では、0.03-0.1 $\mu\text{m}$ の範囲とした。また銅の厚さは、必要な配線抵抗値と微細加工性の観点から決定され、2-7 $\mu\text{m}$ の範囲とした。層間絶縁膜118の厚さは薄膜配線に対するカバレジ性とビア穴加工性の観点から、5-1

0 $\mu\text{m}$ の範囲とした。次に、最表面はんだ接続用薄膜電極パッド119は、層間絶縁層に形成されたビアを介して該薄膜整合パッド116と接続され、該ビアの上穴の外周に迫り出した形の円形電極として形成されている。その膜構成は下から順に、密着金属層/接合金属層/表面保護層の3層構造とし、密着金属層として膜厚0.03-0.1 $\mu\text{m}$ のクロムまたはチタンを用い、接合金属層として膜厚1.5-3 $\mu\text{m}$ の銅またはニッケルまたはニッケル-銅合金またはニッケル-タングステン合金のいずれかを用い、表面保護層として膜厚0.05-0.1 $\mu\text{m}$ の金めっき膜を用いた。ここで膜応力の低減を考慮すると、とくに密着金属層と接合金属層の膜厚を許容できる範囲でできるだけ薄くするのが有利である。しかし、この内の接合金属層については、既述した半導体素子の付替えのための多数回に及ぶはんだ付けのやり直し(リワークまたはリベアという)に対するはんだ食われ耐性の確保のため、上記の膜厚範囲が必要である。なお、はんだ接続用薄膜電極パッド119のしたにこれと密着して存在する層間絶縁層は、その柔軟性のため、該薄膜電極パッドの外周端部に集中してかかる電極パッドそのものの残留引っ張り応力およびはんだボールの硬化収縮応力を緩和し、これら応力が強度の低いガラスセラミックの表面に直接かかることを防ぐ効果を合わせ持つ。

【0015】図1の(b)は、図1の(a)のセラミック多層配線基板の裏面に入出力ピン121をろう付けした構造の主要断面図を示す。本実施例では、ろう材120としては、Au-20wt%Sn共晶合金(融点280℃)を用いたが、ろう材としては他に、本組成以外のAu-Sn合金、Au-Ge合金、Sn-Ag合金、Sn-Pb合金を用いることができる。また、入出力ピン121としては銅合金基材にニッケルめっきおよび金めっきを施したものをを用いたが、コパールや42アロイを基材としてニッケルめっきおよび金めっきを施したのもでもよい。入出力ピンの形状は図1の(b)に示した通りであり、ピン径150-500 $\mu\text{m}$ 、ピンヘッド径300-1000 $\mu\text{m}$ 、ピンヘッド厚さ50-300 $\mu\text{m}$ のものをを用いたが、本発明は、この形状に限定されない。

【0016】ここでろう材は、銅または銅合金からなる厚膜パッド114に直接的に濡れかつこれと反応して接合を形成する。この際ろう材フィレット端部123は、ろう材が最大に濡れ拡がった場合で、厚膜パッド114とカバーコート115の境界122まで到達するが、この位置は当然のことながら元々の厚膜パッド端部124よりパッドの内側にある。ろう付け応力の集中点は、ろう材フィレット端部123にあるため、カバーコートが無い場合には、ろう付け応力が入出力ピンの引張り強度に影響を与え、引っ張り試験の際に厚膜パッド端部からの剥がれが3kg以下の強度で発生することがあった。しかし、カバーコートの存在により応力集中点が厚膜パ

ッド端部124から厚膜パッド内部に移動し、この応力を厚膜銅パッドそのものの応力緩和作用により吸収できるため、入出力ピンの引っ張り強度は大幅に向上し、ピン引っ張り試験においてはすべてのピンがピン破断となった。すなわち、入出力ピン接合部の引っ張り強度は、少なくともピンそのものの破断強度よりも大となり、約4kg以上を達成した。従来技術においては、図7の(a)に示したように、ろう材フィレットおよびその端部が、強度が低くかつ韌性のないガラスセラミックにかかるため、ろう付け部の基板破壊が起こる場合があった。以上のことから、本発明が入出力ピンの接合強度向上に極めて有効であることがわかる。

【0017】次に、図2の(a)および図2の(b)について説明する。図2の(a)は、基板裏面に入出力ピン接続用の厚膜パッドを、また基板表面に半導体素子等の接続用薄膜電極パッドおよび薄膜配線層を持つガラスセラミック多層配線基板の主要断面構造図であるが、基本構造は図1の(a)と同一であり、厚膜パッド114の表面に厚さ0.05-3 $\mu$ mの金めっき125を施したことだけが異なる。ここで金めっき膜は、厚膜パッドの表面保護膜として形成したものである。図1の(a)のセラミック多層配線基板では、長期保存した場合に銅または銅合金からなる厚膜パッド表面が酸化されるため、ろう材の濡れ性が低下する現象が認められた。例えば、図1の(a)のセラミック多層配線基板を通常の空調機で管理された部屋(平均室温25℃、平均湿度50%)に放置すると、約100日後にろう材濡れ性の低下が始まるのに対して、図2の(a)の構造では300日以上たってもろう材濡れ性の低下が認められず、表面保護効果が確認された。これより、本発明は、接合電極表面のろう材濡れ性の長期確保・基板の長期保存に対して有効である。図2の(b)は、図2の(a)の基板に入出力ピンをろう付けしたものである。ここで、表面保護膜である金めっき膜125はろう付け工程において溶融したろう材に速やかに溶解して吸い取られ、見かけ上跡形もなくなり、基本的に図1の(b)と同一の形態となる。入出力ピンの接合強度についても、金めっき膜は全く影響がなく、図1の(b)の構造と同等の性能が確認された。

【0018】次に図3の(a)および図3の(b)について説明する。図3の(a)も、基板裏面に入出力ピン接続用の厚膜パッドを、また基板表面に半導体素子等の接続用薄膜電極パッドおよび薄膜配線層を持つガラスセラミック多層配線基板の主要断面構造図であるが、基本構造は図1の(a)と同一であり、厚膜パッド114の表面に厚さ0.5-3 $\mu$ mのニッケル合金めっき膜126および厚さ0.05-1 $\mu$ mの金めっき膜125を形成したことだけが異なる。なお本実施例においてはニッケル合金めっき膜としてニッケル-ボロン合金めっきを用いたが、この他にニッケル-リン合金めっき、ニッケル-コバルト合金めっきを用いてもよい。さて金めっき膜が、

厚膜パッド表面の保護膜として機能することは、上記図2の(a)の実施例で述べた通りであるが、金めっき膜と下地銅合金との間には、比較的低温の熱処理によって容易に相互拡散し、金めっき膜の保護効果が失われることがわかった。例えば、厚膜銅パッド表面に形成された厚さ0.08 $\mu$ mの金めっき膜は、200℃/1時間の熱処理でほぼ完全に銅の中に拡散し、表面から消失する。したがって、ろう材の融点(Au-20wt%Snの場合なら280℃)以上で行われるろう付けの熱処理の際に、金めっき膜は厚膜銅に拡散して消滅するので、図2の(b)に示したろう付け部のろう材フィレット端部123より外側の厚膜パッド表面(銅または銅合金)は、何の保護皮膜もなしの剥き出しの状態となる。これは、厚膜パッド表面に何の保護皮膜も形成しない図1の(b)の構造でも、もちろん同様の事情である。このように銅または銅合金が部分的にもせよ露出した状態は、使用条件によっては腐食の原因となることが懸念される。本発明における厚膜パッド上のニッケル合金めっき膜/金めっき膜の積層膜からなる保護皮膜は、この懸念に対する有効な対策である。すなわち、銅または銅合金からなる厚膜パッドと金めっき膜の間には含まれたニッケル合金めっき膜は、銅と金の間の相互拡散のバリアーとなる。例えば、銅または銅合金からなる厚膜パッド/ニッケル-ボロン合金めっき膜(膜厚0.5 $\mu$ m)/金めっき(膜厚0.05 $\mu$ m)の構成で、熱拡散の実験を試した結果、少なくとも400℃/1時間の熱処理をしても表面の金は全く減少することなく、また下地の銅が金めっき表面に浮き出してくることはなかった。このことから、ニッケル合金めっき膜/金めっき膜の積層膜が、厚膜パッドの表面の保護皮膜として極めて有効であることがわかった。なお本実施例において、ニッケル合金めっき膜厚は、ろう付け条件、基板の使用条件などに応じて変更する。ニッケル合金めっき膜厚が比較的薄い場合には、ろう材がニッケル合金めっき層をすべて食い尽くし、下地の厚膜パッドまで到達するが、同膜厚が比較的厚い場合には、ろう材の拡散がニッケル合金層の中で止まる。ここで図3の(b)は、この後者の場合を図示している。

【0019】以上のように、基板裏面に入出力ピン接続用の厚膜パッドを、また基板表面に半導体素子等の接続用薄膜電極パッドおよび薄膜配線層を持つガラスセラミック多層配線基板と、この基板に対して入出力ピンをろう付けしてなる入出力ピン付きガラスセラミック多層配線基板の実施例について述べた。これらは、入出力ピン接続用の厚膜パッドの構成に違いがあり、基板の使用条件などに応じてその構成を選択できる。

【0020】(実施例2)次に、本発明に係るガラスセラミック多層配線基板を備えた実装構造体について、図6の(a)および図6の(b)に示す実施例に基づいて説明する。即ち、図6の(a)および図6の(b)はガラスセラミック多層配線基板を備えた実装構造体の主要断面構造図

10

20

30

40

50

11

である。ここで、まず図6の(a)は、既に説明した図1の(a)に示すガラスセラミック多層配線基板の表面に、既述のC4方式により複数の半導体素子を接続実装した実装構造体である。すなわち、エリヤアレイ状に設置された接続用薄膜電極パッド119と、これに対向する同一パターン配置の接続電極612を有する複数の半導体素子613を、微小はんだボール611を介して接続してなるセラミック多層配線基板実装構造体(マルチチップモジュール)である。

【0021】図6の(b)は、図3の(b)に示すガラスセラミック多層配線基板の表面に、図3の(a)の実装構造体と同様に、C4方式により複数の半導体素子を接続実装した実装構造体(マルチチップモジュール)である。

【0022】図では省略したが、これらのセラミック多層配線基板実装構造体(マルチチップモジュール)を複数個、基板裏面の入出力ピンを受けるコネクタを介してさらに大きなマザーボード(多層プリント配線板などからなる)に接続したり、あるいは入出力ピンを直接にマザーボードに挿入後、はんだ付け等の方法で接続することにより、より巨大なシステムに組み上げることもできる。

【0023】(実施例3)ここで、本発明に係る、基板裏面に入出力ピン接続用の厚膜パッドを、また基板表面に半導体素子等の接続用薄膜電極パッドおよび薄膜配線層を持つガラスセラミック多層配線基板の製造方法について、図4および図5に示す工程図に従って説明する。

【0024】まず図4を用いて、図1の(a)に示したガラスセラミック多層配線基板を製造する方法を述べる。出発の厚膜多層セラミック基板(1)は、厚膜回路基板工程によって製造する。即ち、珪酸ガラス、ムライト、アルミナを主成分とするガラスセラミックと有機樹脂バインダーからなる白板グリーンシート(高抵抗材料)に、スクリーン印刷などの手法によって内部導体配線112を印刷して各層のグリーンシートを作成し、これらを積層、圧着して同時焼結することにより製造する。

【0025】次に、後続の薄膜工程で要求される基板表裏面の平坦度および面粗さを得るために研磨工程(2)を行う。ここで、表面側は薄膜配線パターンを形成するためのホトリソ工程の要求から、まずラッピングにより約50 $\mu\text{m}$ 以下の平坦度に仕上げ、ついで平均粒径50 $\text{\AA}$ のコロイダルシリカを用いたポリッシングにより表面粗さRaを約500 $\text{\AA}$ 以下に仕上げた。一方、基板裏面側は微い性のよいポリッシングにより面粗さRa約2 $\mu\text{m}$ 程度の仕上げにとどめた。このとき、裏面のガラスセラミックおよび厚膜パッドの除去量は、2-3 $\mu\text{m}$ 程度である。本発明では、基板裏面側に薄膜パターンを形成する必要がなく、また裏面の厚膜パッドそのものを入出力ピンの接続電極として利用する関係上、極力研磨による除去量を少なく抑えたいので、定寸切り込み(一定厚さの絶対値を削り取る)の研磨方法であるラッピングを

12

採用することができず、またその必要もない。この点、既述の従来技術〔図7の(a)、(b)参照〕では、入出力ピン接合のための電極を薄膜プロセスにより形成するので、基板裏面側も表面側同様に研磨の工数をかける必要があり、全工程が長くなる。以上から本発明によれば、基板裏面側について、研磨工程を簡略化し、かつ電極形成に薄膜工程を使わないので、大幅な工程合理化すなわちコスト低減を達成できるものである。

【0026】次いで、(3)では、基板裏面に耐熱・耐薬品性の有機樹脂保護皮膜を形成する。本実施例では有機樹脂保護皮膜として、ポリイミド樹脂膜を用いた。方法はポリイミドワニスのスピン塗布により形成した塗膜を乾燥ベークし、ついで350-400 $^{\circ}\text{C}$ の温度で硬化させて最終膜とした。膜厚は、基板裏面の凹凸を完全に被覆しかつピンホールを皆無とする目的で、4-6 $\mu\text{m}$ の2度塗りとし、最終膜厚8-12 $\mu\text{m}$ とした。この保護皮膜は、基板表面の全薄膜工程の種々の工程ダメージから基板裏面を守るためのものである。

【0027】これ以後、基板表面側の薄膜回路の形成工程に入る。即ち(4)に示すように、最初に基板表面側の整合パッド116、および配線パターン117を形成する。ここではまず、セラミック基板表面側全面に、クロム(膜厚0.7 $\mu\text{m}$ )、銅(膜厚3 $\mu\text{m}$ )、クロム(0.5 $\mu\text{m}$ )の順に連続スパッタ成膜した。この際、スパッタ成膜直前に、基板表面全面にアルゴンガスによるスパッタエッチをかけ、厚膜銅スルホール表面と薄膜とのコンタクトを確保した。整合パッドおよび配線パターンへの加工は、ホトレジストをマスクとした連続ウェットエッチングで行った。このとき、クロムの加工はアルカリ性過マンガン酸カリウム水溶液、またはアルカリ性フェリシアン化カリウム水溶液を主成分とするエッチャントで実行し、銅の加工にはリン酸/硝酸系の混合液エッチャントを用いた。

【0028】次に(5)の層間絶縁膜形成加工工程では、まずポリイミド樹脂塗膜をスピン塗布法により形成し、350-400 $^{\circ}\text{C}$ で硬化熱処理を行うことによって層間絶縁膜118を形成する。ここで膜厚は6 $\mu\text{m}$ とした。そして、このポリイミド膜へのビア開口部412の形成は、層間絶縁膜118の表面に所望のレジストパターンを形成した後、ヒドラジノーエチレンジアミン系の混合液やその他のアルカリ性混合液でエッチングする方法で実行できる。また、この所望の位置にビア開口部を有する層間絶縁膜118は、感光性ポリイミドを用いてフォトリソ工程による簡便な加工方法で形成することもできる。

【0029】次に、(6)で、はんだ接続用薄膜電極パッド119を形成する。まず、クロムまたはチタンからなる膜厚0.05 $\mu\text{m}$ の密着層、銅またはニッケルまたは銅-ニッケル合金またはニッケル-タングステン合金からなる膜厚2 $\mu\text{m}$ の接合金属層という順序で連続スバ

13

ット成膜を行う。そして、次に、この2層金属膜の上に所望のパターンのレジストを形成し、上層から順にエッチング加工して円形ノ電極パッド形状を得る。ここで銅、ニッケル、銅-ニッケル合金は、リン酸/硝酸系の混合液エッチャントで加工し、またニッケル-タングステン合金膜はフッ酸/硝酸系の混合液エッチャントで加工する。クロムは整合パッドと同じエッチャントで加工できる。また、チタンはアンモニア/過酸化水素系エッチャントで加工する。以上のように形成された接合金属パッドの表面に、それぞれの金属の反応性にマッチした金めっき液により置換金めっき処理をしてはんだ接続用薄膜電極パッド119の形成が完了する。ここで、十分の密着性の得られる金めっき膜厚の上限は下地金属の反応性によってまちまちだが、例えば、銅では0.08 $\mu$ m、ニッケルでは0.06 $\mu$ m、ニッケル-30wt%銅合金では0.15 $\mu$ m、ニッケル-7wt%タングステン合金では0.05 $\mu$ mであった。これらの膜厚の置換金めっき膜を形成した接続用薄膜電極パッドは、いずれもはんだ濡れ性に優れ、十分の接続信頼性を示した。

【0030】次は(7)の有機樹脂保護皮膜411の除去工程である。この除去方法の一つは、酸素プラズマアッシャであり、酸素分圧0.5torr、プラズマ電力300ワットの条件で枚葉式アッシャで処理すると、基板サイズ(除去面積)にもよるが、数時間かけて8-12 $\mu$ mのポリイミド膜を除去できる。もう一つの除去方法は、エキシマレーザの全面スキャンによるレーザアブレーションであり、工程時間は圧倒的に短縮される。即ち、XeClを放電ガスとする波長306nmのエキシマレーザを用い、エネルギー密度0.6J/cm<sup>2</sup>・pulse、ビーム径4.5mm角、ショット数120パルスの条件でスキャン加工すると127mm角基板上の12 $\mu$ m厚のポリイミドが、約15分以内で除去できた。除去後の表面には加工残渣のカーボンが発生するがこれは数分のアッシャ処理できれいに除去できる。ここまで、図1の(a)のガラスセラミック多層配線基板を製造できた。

【0031】最後に(8)で入出力ピンをろう付けした。使用したろう材はAu-20wt%Sn共晶合金(融点280℃)である。本実施例においては、予め所定量のろう材をヘッド部に固着させてある入出力ピンをカーボン製のピン位置決め治具を用いて、(7)で得られたガラスセラミック基板裏面の所定位置(厚膜パッド上)に設置し、水素-窒素還元雰囲気炉(最高到達温度320℃、ろう材融点以上の保持時間17分)でリフローすることにより行った。

【0032】以上の工程により、図1の(b)に示す、入出力ピン付きガラスセラミック多層配線基板を、十分の性能と信頼性を具備させながら、従来よりも簡便な方法で製造できる。

【0033】なおここでは薄膜配線層117を一層だけ

14

形成した回路基板を図示したにすぎないが、以上のプロセスの中で、(4)、(5)を繰り返し実行すれば、薄膜配線117と層間絶縁層118を交互に重ね合わせ、かつ必要な箇所各配線層間がビアを介して相互に接続された薄膜多層回路を備えたセラミック多層配線基板を製造できることは言うまでもない。

【0034】最後に、図5を用いて、図3の(a)に示したガラスセラミック多層配線基板を製造する方法を述べる。工程は大部分、既述した図4と重複するので、図4との比較において特に異なる部分を詳しく述べる。出発の厚膜多層セラミック基板は、図4と全く同一である。これに対して(2)で、基板裏面にだけ図4の(2)と同じ条件の微細性の良いポリッシュをかける。次に

(3)で、無電解めっき法により、膜厚0.5-3 $\mu$ mのニッケル合金めっき膜126を形成する。本実施例においては膜厚2 $\mu$ mのニッケル-ボロン合金めっき膜を形成したが、めっき膜としてはこのほかにニッケル-リン合金またはニッケル-コバルト合金が使える。膜厚は、ろう材の種類およびろう付け条件に応じて適宜決定する。

【0035】次に(4)で、基板裏面に有機樹脂保護皮膜511を、図4(3)と同様の方法で形成する。その後(5)で、表面側をラッピング加工およびポリッシング加工する。方法は図4(2)の表面研磨工程と同様で、最終仕上げ状態も同じでよい。この際、基板表面側の厚膜ビア上に形成されていたニッケル-ボロンめっき膜126は、同時に除去される。

【0036】この後、表面側の薄膜回路形成工程に入る。即ち、(6)整合パッド形成工程、(7)層間絶縁膜形成加工工程、(8)はんだ接続用薄膜電極パッド形成工程まで、図4の(4)(5)(6)と同じ工程を通す。但し、本実施例では、はんだ接続用薄膜電極パッド形成工程(8)の最後に行う置換金めっきを、この段階では実行しない。次に(9)において、図4(7)で用いた方法により有機樹脂保護皮膜511を除去し、裏面のニッケル-ボロンめっき膜126を露出させる。そして(10)で、はんだ接続用電極パッド119とニッケル-ボロンめっき膜126の両表面に同時に置換金めっきを形成する。最後に(11)で、入出力ピンを、Au-20wt%Sn共晶合金でろう付けした。ここで、ろう付けの条件は、基本的に図4(8)と同一でよい。

【0037】

【発明の効果】以上に述べたように、本発明によれば、1)セラミック多層配線基板の裏面側のI/Oピン接続電極を設置するに当り、強度の低いガラスセラミック表面に高価な薄膜プロセスで形成する代りに、応力緩和に富む厚膜銅パッドまたは厚膜銅合金パッドをI/Oピン接続電極に用いることを可能とし、信頼性の高いI/Oピン接続を低コストで達成すること、また、2)セラミック多層配線基板の表面側に、はんだリペア耐性に

10

20

30

40

50

優れた接続金属層を主体とするエリヤアレイ状に配列された接続用電極パッドを高密度に持つこと、を特徴とするセラミック多層配線基板を実現できる。したがって、集積度の極めて高い超多ピンLSIを多数個実装してなるマルチチップモジュールを、高い信頼性のもとで、低いコストで量産する方法を提供できる。

#### 【図面の簡単な説明】

【図1】図1の(a)は基板裏面側に厚膜パッドまたは厚膜銅合金パッドからなる入出力ピン接続用電極を持ち、基板表面側にエリヤアレイ状の半導体素子接続用薄膜電極および薄膜配線パターンを持つセラミック多層配線基板の断面構造図であり、図1の(b)は図1の(a)に示すセラミック多層配線基板の裏面入出力ピン接続用電極パッドに、入出力ピンをろう付けした入出力ピンつきセラミック多層配線基板の断面構造図である。

【図2】図2の(a)は基板裏面側に厚膜パッドまたは厚膜銅合金パッドからなる入出力ピン接続用電極を持ち、基板表面側にエリヤアレイ状の半導体素子接続用薄膜電極および薄膜配線パターンを持つセラミック多層配線基板〔図1の(a)〕の該厚膜パッドまたは厚膜銅合金パッドの表面に金めっきを施したセラミック多層配線基板の断面構造図であり、図2の(b)は図2の(a)に示すセラミック多層配線基板の裏面入出力ピン接続用電極パッドに、入出力ピンをろう付けした入出力ピンつきセラミック多層配線基板の断面構造図である。

【図3】図3の(a)は基板裏面側に厚膜パッドまたは厚膜銅合金パッドからなる入出力ピン接続用電極を持ち、基板表面側にエリヤアレイ状の半導体素子接続用薄膜電極および薄膜配線パターンを持つセラミック多層配線基板〔図1の(a)〕の該厚膜パッドまたは厚膜銅合金パッドの表面に、ニッケル-ボロン合金、ニッケル-リン合金またはニッケル-コバルト合金の内のいずれかより選ばれたニッケル合金めっき膜と金めっき膜の積層膜を形成したセラミック多層配線基板の断面構造図であり、図3の(b)は図3の(a)に示すセラミック多層配線基板の裏面入出力ピン接続用電極パッドに、入出力ピンをろう付けした入出力ピンつきセラミック多層配線基板の断面構造図である。

【図4】図4は図1の(b)に示す入出力ピンつきセラミック多層配線基板の製造プロセスを、要所々々の断面図で示した入出力ピンつきセラミック多層配線基板の製造プロセス図である。

【図5】図5は図3の(b)に示す入出力ピンつきセラミ

ック多層配線基板の製造プロセスを、要所々々の断面図で示した入出力ピンつきセラミック多層配線基板の製造プロセス図である。

【図6】図6の(a)は図1の(b)または図2の(b)に示す入出力ピンつきセラミック多層配線基板に複数の半導体素子を接続して得られたセラミック多層配線基板実装構造体(マルチチップモジュール)の一部分の断面図であり、図6の(b)は図3の(b)に示す入出力ピンつきセラミック多層配線基板に複数の半導体素子を接続して得られたセラミック多層配線基板実装構造体(マルチチップモジュール)の一部分の断面図である。

【図7】図7の(a)は入出力ピン接続用電極(719)が基板セラミック部表面に形成された薄膜電極パッドからなり、入出力ピンが平坦縁部ピンである従来例による入出力ピンつきセラミック多層配線基板の断面図であり、図7の(b)は入出力ピン接続用電極(719)が基板セラミック部表面に形成された薄膜電極パッドからなり、入出力ピンのヘッドがテーパ形状である従来例による入出力ピンつきセラミック多層配線基板の断面図である。

#### 【符号の説明】

111…ガラスセラミック多層配線基板(セラミック配線基板)、112…内層配線導体(厚膜銅配線または厚膜銅合金配線)、113…セラミック部、114…厚膜銅パッドまたは厚膜銅合金パッド、115…セラミックカバーコート、116…薄膜整合パッド、117…薄膜配線層、118…層間絶縁膜、119…接続用薄膜電極パッド、120…ろう材(ろう材フィレット)、121…入出力ピン、122…厚膜パッド/カバーコートの境界、123…ろう材フィレット端部、124…厚膜パッド端部、125…金めっき膜(銅または銅合金用)、126…ニッケル合金めっき膜、127…金めっき膜(ニッケル合金用)、411…有機樹脂保護皮膜、511…有機樹脂保護皮膜、412…層間絶縁膜ビア開口部、611…接続用はんだボール、612…半導体素子側はんだ接続電極、613…半導体素子、711…銅-ガラスセラミック多層配線基板、712…厚膜銅配線(厚膜銅ビア)、713…ガラスセラミック、714…薄膜整合パッド、715…薄膜配線、716…層間絶縁膜、717…薄膜銅ビア、718…接続用薄膜電極、719…入出力ピン接続用薄膜電極パッド、720…ろう材(ろう材フィレット)、721…入出力ピン(平坦縁部ピン)、722…ラック、723…入出力ピン(テーパヘッドピン)。